

WITIO-PCIe192 STANDARD

EDV-Nr.: A-864600

192 Ein- bzw. Ausgänge

wasco[®]

Handbuch

Copyright® 2018 by Messcomp Datentechnik GmbH

Diese Dokumentation ist urheberrechtlich geschützt. Alle Rechte sind vorbehalten.

Messcomp Datentechnik GmbH behält sich das Recht vor, die in dieser Dokumentation beschriebenen Produkte jederzeit und ohne Vorankündigung zu verändern.

Ohne schriftliche Genehmigung der Firma Messcomp Datentechnik GmbH darf diese Dokumentation in keinerlei Form vervielfältigt werden.

Geschützte Warenzeichen

Windows®, Visual Basic®, Visual C++®, Visual C#® sind eingetragene Warenzeichen von Microsoft.

wasco® ist ein eingetragenes Warenzeichen.

Linux® ist ein eingetragenes Warenzeichen.

Ubuntu® ist ein eingetragenes Warenzeichen.

LabVIEW® ist ein eingetragenes Warenzeichen.

Bei anderen genannten Produkt- und Firmennamen kann es sich um Warenzeichen der jeweiligen Inhaber handeln.

Haftungsbeschränkung

Die Firma Messcomp Datentechnik GmbH haftet für keinerlei durch den Gebrauch der Interfacekarte WITIO-PCIe192_{STANDARD} und dieser Dokumentation direkt oder indirekt entstandene Schäden.

Inhaltsverzeichnis

1. Produktbeschreibung	5
2. Installation der WITIO-PCIe192_{STANDARD}	6
2.1 Installation der Karte in den Rechner.....	6
3. Anschlussstecker	7
3.1 Lage der Anschlussstecker auf der Platine	7
3.2 Steckerbelegung von CN1	8
3.3 Steckerbelegung von CN2	9
3.4 Steckerbelegung von CN3	10
4. Systemkomponenten	11
4.1 Blockschaltbild	11
4.2 Zugriff auf die Systemkomponenten	12
5. 192 Digitale Ein-/Ausgänge	13
5.1 Richtungsauswahl	13
5.2 Eingänge lesen	13
5.3 Ausgänge schreiben/lesen	14
5.4 Port deaktivieren	14
5.5 PegelEinstellung.....	15
5.6 IOs im Kompatibilitätsmodus	15
5.7 Portadressen.....	16
6. Board-Identifikation	21
7. Programmierung unter Windows[®]	22
7.1 Installation des Windows [®] Treibers.....	22
7.2 Installation der Windows [®] Entwicklungsdateien	22
7.3 Programmierung der WITIO-PCIe192 mit wasco [®] -Treiber	25
7.4 Zugriff auf die Karte WITIO-PCIe192.....	26
7.5 Zuordnung der Memory Mapped I/O-Adressen	26
7.6 Kompatibilität zur WITIO-PCI32 _{Standard} und WITIO-PCI64 _{Extended}	27
8. Programmierung unter Linux[®]	28
8.1 Installation des Linux [®] Treibers.....	28
8.2 Unterstützte Linux-Distributionen/Kernelversionen.....	28
8.3 Programmierung der WITIO-PCIe192 mit wasco [®] -Treiber	28
8.4 Zugriff auf die Karte WITIO-PCIe192.....	29
8.5 Zuordnung der Memory Mapped I/O-Adressen	29

9. Zubehör	30
9.1 Passendes wasco®-Zubehör	30
9.2 Anschlusstechnik (Anwendungsbeispiele)	30
9.3 Einzelkomponenten zur Eigenkonfektionierung	34
10. Fehlersuche	35
11. Technische Daten	36
12. Produkthaftungsgesetz.....	37
13. EG-Konformitätserklärung	39

1. Produktbeschreibung

Die WITIO-PCIe192^{STANDARD} (Boardname: WASCO-PCIe8182) bietet 192 digitale Ein- bzw. Ausgangskanäle, welche mittels Jumper auf 3,3V oder 5V Ein- bzw. Ausgangspegel einstellbar sind. Diese Karte eignet sich für Ein- und Ausgabeanwendungen, für die keine galvanische Trennungen notwendig sind. Die 192 Ein/Ausgabekanäle sind in Gruppen zu je acht Kanälen als Ein- oder Ausgänge programmierbar. Der interne Datenbus dieser Karte ist 32 Bit organisiert, jeder Lese- bzw. Schreibzugriff auf die Ein- und Ausgänge erfolgt als 32-Bit-Zugriff. Eine 68polige SCSI-Buchse am Slotblech der Platine und zwei 68polige SCSI-Buchsen mit je 64 Kanälen ermöglichen den Anschluss der Peripherie. Die Steckerbelegungen aller Steckverbinder der WITIO-PCIe192^{STANDARD} sind im Kompatibilitätsmodus identisch zu den Belegungen der PCI-Bus-Karten WITIO-PCI32^{STANDARD} und WITIO-PCI64^{EXTENDED}, ein Umstieg auf PCIe ist dadurch einfach realisierbar.

2. Installation der WITIO-PCle192_{STANDARD}

2.1 Installation der Karte in den Rechner

Achten Sie vor dem Einbau der WITIO-PCle192 darauf, dass der Rechner vom Netz getrennt ist. Beim Einbau der Interface-Karte in den laufenden Rechner besteht die Gefahr, dass neben der WITIO-PCle192 auch andere Karten des PCs oder Rechners beschädigt oder zerstört werden.

Wählen Sie in Ihrem Rechner einen freien PCIe-Steckplatz, in den Sie dann die Karte einsetzen. Nehmen Sie dazu auch das Benutzerhandbuch Ihres Computers zu Hilfe. Verschrauben Sie das Slotblech der Platine mit dem Rechnergehäuse, damit sich die Karte nicht während des Betriebs unter Einwirkung der Anschlusskabel aus dem Steckplatz lösen kann.

3.2 Steckerbelegung von CN1

CN1 GND	68	□	□	34	CN1 VCC
CN1 GND	67	□	□	33	CN1 VCC
CN1 PH7	66	□	□	32	CN1 PH6
CN1 PH5	65	□	□	31	CN1 PH4
CN1 PH3	64	□	□	30	CN1 PH2
CN1 PH1	63	□	□	29	CN1 PH0
CN1 PG7	62	□	□	28	CN1 PG6
CN1 PG5	61	□	□	27	CN1 PG4
CN1 PG3	60	□	□	26	CN1 PG2
CN1 PG1	59	□	□	25	CN1 PG0
CN1 PF7	58	□	□	24	CN1 PF6
CN1 PF5	57	□	□	23	CN1 PF4
CN1 PF3	56	□	□	22	CN1 PF2
CN1 PF1	55	□	□	21	CN1 PF0
CN1 PE7	54	□	□	20	CN1 PE6
CN1 PE5	53	□	□	19	CN1 PE4
CN1 PE3	52	□	□	18	CN1 PE2
CN1 PE1	51	□	□	17	CN1 PE0
CN1 PD7	50	□	□	16	CN1 PD6
CN1 PD5	49	□	□	15	CN1 PD4
CN1 PD3	48	□	□	14	CN1 PD2
CN1 PD1	47	□	□	13	CN1 PD0
CN1 PC7	46	□	□	12	CN1 PC6
CN1 PC5	45	□	□	11	CN1 PC4
CN1 PC3	44	□	□	10	CN1 PC2
CN1 PC1	43	□	□	9	CN1 PC0
CN1 PB7	42	□	□	8	CN1 PB6
CN1 PB5	41	□	□	7	CN1 PB4
CN1 PB3	40	□	□	6	CN1 PB2
CN1 PB1	39	□	□	5	CN1 PB0
CN1 PA7	38	□	□	4	CN1 PA6
CN1 PA5	37	□	□	3	CN1 PA4
CN1 PA3	36	□	□	2	CN1 PA2
CN1 PA1	35	□	□	1	CN1 PA0

Vcc:

Interne Versorgungsspannung (+ 5V / +3,3V) der PCIe-Karte (konfigurierbar durch JP3). Hier niemals eine externe Spannung anlegen.

GND:

Masse des Rechners

3.3 Steckerbelegung von CN2

CN2 GND	68	□	□	34	CN2 VCC
CN2 GND	67	□	□	33	CN2 VCC
CN2 PH7	66	□	□	32	CN2 PH6
CN2 PH5	65	□	□	31	CN2 PH4
CN2 PH3	64	□	□	30	CN2 PH2
CN2 PH1	63	□	□	29	CN2 PH0
CN2 PG7	62	□	□	28	CN2 PG6
CN2 PG5	61	□	□	27	CN2 PG4
CN2 PG3	60	□	□	26	CN2 PG2
CN2 PG1	59	□	□	25	CN2 PG0
CN2 PF7	58	□	□	24	CN2 PF6
CN2 PF5	57	□	□	23	CN2 PF4
CN2 PF3	56	□	□	22	CN2 PF2
CN2 PF1	55	□	□	21	CN2 PF0
CN2 PE7	54	□	□	20	CN2 PE6
CN2 PE5	53	□	□	19	CN2 PE4
CN2 PE3	52	□	□	18	CN2 PE2
CN2 PE1	51	□	□	17	CN2 PE0
CN2 PD7	50	□	□	16	CN2 PD6
CN2 PD5	49	□	□	15	CN2 PD4
CN2 PD3	48	□	□	14	CN2 PD2
CN2 PD1	47	□	□	13	CN2 PD0
CN2 PC7	46	□	□	12	CN2 PC6
CN2 PC5	45	□	□	11	CN2 PC4
CN2 PC3	44	□	□	10	CN2 PC2
CN2 PC1	43	□	□	9	CN2 PC0
CN2 PB7	42	□	□	8	CN2 PB6
CN2 PB5	41	□	□	7	CN2 PB4
CN2 PB3	40	□	□	6	CN2 PB2
CN2 PB1	39	□	□	5	CN2 PB0
CN2 PA7	38	□	□	4	CN2 PA6
CN2 PA5	37	□	□	3	CN2 PA4
CN2 PA3	36	□	□	2	CN2 PA2
CN2 PA1	35	□	□	1	CN2 PA0

Vcc:

Interne Versorgungsspannung (+ 5V / +3,3V) der PCIe-Karte (konfigurierbar durch JP4). Hier niemals eine externe Spannung anlegen.

GND:

Masse des Rechners

3.4 Steckerbelegung von CN3

CN3 GND	68	□	□	34	CN3 VCC
CN3 GND	67	□	□	33	CN3 VCC
CN3 PH7	66	□	□	32	CN3 PH6
CN3 PH5	65	□	□	31	CN3 PH4
CN3 PH3	64	□	□	30	CN3 PH2
CN3 PH1	63	□	□	29	CN3 PH0
CN3 PG7	62	□	□	28	CN3 PG6
CN3 PG5	61	□	□	27	CN3 PG4
CN3 PG3	60	□	□	26	CN3 PG2
CN3 PG1	59	□	□	25	CN3 PG0
CN3 PF7	58	□	□	24	CN3 PF6
CN3 PF5	57	□	□	23	CN3 PF4
CN3 PF3	56	□	□	22	CN3 PF2
CN3 PF1	55	□	□	21	CN3 PF0
CN3 PE7	54	□	□	20	CN3 PE6
CN3 PE5	53	□	□	19	CN3 PE4
CN3 PE3	52	□	□	18	CN3 PE2
CN3 PE1	51	□	□	17	CN3 PE0
CN3 PD7	50	□	□	16	CN3 PD6
CN3 PD5	49	□	□	15	CN3 PD4
CN3 PD3	48	□	□	14	CN3 PD2
CN3 PD1	47	□	□	13	CN3 PD0
CN3 PC7	46	□	□	12	CN3 PC6
CN3 PC5	45	□	□	11	CN3 PC4
CN3 PC3	44	□	□	10	CN3 PC2
CN3 PC1	43	□	□	9	CN3 PC0
CN3 PB7	42	□	□	8	CN3 PB6
CN3 PB5	41	□	□	7	CN3 PB4
CN3 PB3	40	□	□	6	CN3 PB2
CN3 PB1	39	□	□	5	CN3 PB0
CN3 PA7	38	□	□	4	CN3 PA6
CN3 PA5	37	□	□	3	CN3 PA4
CN3 PA3	36	□	□	2	CN3 PA2
CN3 PA1	35	□	□	1	CN3 PA0

Vcc:

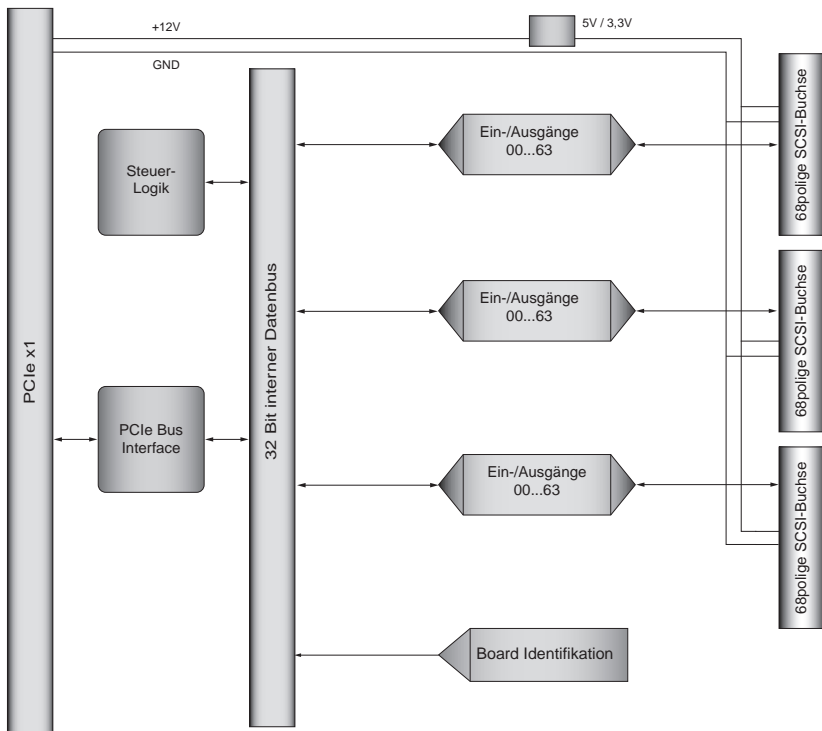
Interne Versorgungsspannung (+ 5V / +3,3V) der PCIe-Karte (konfigurierbar durch JP5). Hier niemals eine externe Spannung anlegen.

GND:

Masse des Rechners

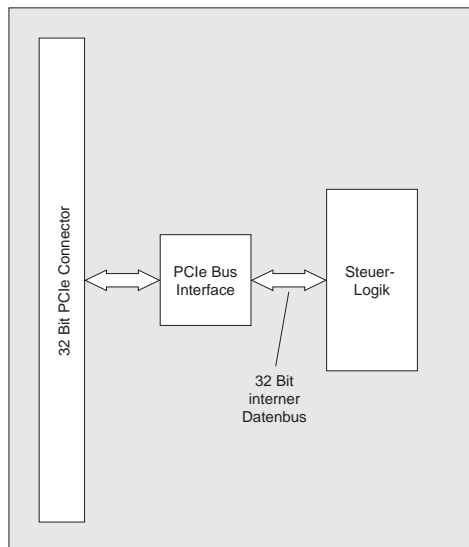
4. Systemkomponenten

4.1 Blockschaftbild



4.2 Zugriff auf die Systemkomponenten

Der Zugriff auf die Hardware-Komponenten der WITIO-PCIe192 erfolgt durch das Lesen von bzw. Schreiben in Memory-Mapped I/O-Adressen mit Hilfe von Library-Funktionen. Die für die WITIO-PCIe192 relevanten Adressen ergeben sich abhängig von einer vom BIOS vergebenen Basisadresse. Der Zugriff auf die WITIO-PCIe192 erfolgt ausschließlich im Doppel-Word-Zugriff. (Hinweise hierzu finden Sie im Kapitel Programmierung sowie in den Beispielprogrammen auf der mitgelieferten CD).



5. 192 Digitale Ein-/Ausgänge

Zur digitalen Ein-/Ausgabe sind auf der WITIO-PCIe192^{Standard} drei identisch aufgebaute Connectoren mit jeweils 64 digitalen IOs. Diese 64 digitalen IOs sind in Gruppen (PortA bis PortH) mit jeweils 8 Kanälen zusammengefasst. Für jeden Port kann individuell dessen Richtung (Ein-/Ausgang) über einen Registerzugriff konfiguriert werden. Der Ein- bzw. Ausgangspegel (3.3V/5V) eines jeden Connectors kann durch Setzen eines Jumpers eingestellt werden.

5.1 Richtungsauswahl

Die Richtungen der Ports eines Connectors können durch Beschreiben des jeweiligen Direction-Registers (DDIRC�1, DDIRC�2 oder DDIRC�3) definiert werden. Dabei steht jedes Bit des Registers für einen Port des Connectors. Im Default-Zustand sind alle Ports als Eingänge definiert (mit Ausnahme während des Kompatibilitätsmodus).

Wird das entsprechende Bit mit einer 1 beschrieben, so ist der entsprechende Port als Eingangsport konfiguriert, mit einer 0 als Ausgangsport.

5.2 Eingänge lesen

Zum Einlesen der Eingänge werden immer 32 IOs (4 Ports) in einem 32Bit-Register (DIN0CN1, DIN1CN1, DIN0CN2, DIN1CN2, DIN0CN3, DIN1CN3) zusammengefasst. Sind nicht alle Ports des Registers als Eingang konfiguriert, sind die jeweiligen Bereiche im Register undefiniert und können im Anwenderprogramm durch eine AND-Verknüpfung ausgeblendet werden.

0 = LOW am Eingangspin

1 = HIGH am Eingangspin

5.3 Ausgänge schreiben/lesen

Das Setzen von Ausgängen erfolgt über das Beschreiben der DOUTyCNx Register. Jeder Connector hat zwei dieser Register (DOUT0CNx und DOUT1CNx), in welchen jeweils 32 IO-Pins (4 Ports) zusammengefasst werden. Sind nicht alle Ports des Registers als Ausgänge konfiguriert, so werden nur die Ausgangsbereiche im Register von der Karte berücksichtigt.

0 = LOW am Ausgangspin (wenn als Ausgang definiert)

1 = HIGH am Ausgangspin (wenn als Ausgang definiert)

5.4 Port deaktivieren

Um den Stromverbrauch der Karte zu minimieren und eventuell mögliche Störungen auf dem Stecker zu verhindern, können nicht verwendete Ports und deren IOs deaktiviert werden. Ist ein Port deaktiviert, so sind alle IOs hochohmig.

Ports können immer in Zweiergruppen, also 16-Kanal-weise, deaktiviert werden. Dafür muss in das jeweilige Bit des DENCNx gesetzt werden.

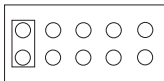
0 = Port-Gruppe aktiviert

1 = Port-Gruppe deaktiviert

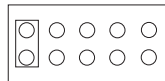
(y = Registernummer, x = Connector-Nummer)

5.5 Pegeleinstellung

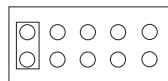
Für jeden Connector (IOs und VCC-PINs) kann der Spannungspegel mit +3.3V und +5V konfiguriert werden. Dies erfolgt durch Setzen eines Jumpers auf dem zum Connector gehörigen Jumperblock.



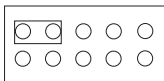
JP3 Spannungspegel
CN1 +3.3V



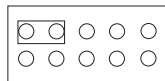
JP4 Spannungspegel
CN2 +3.3V



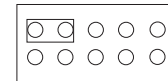
JP5 Spannungspegel
CN3 +3.3V



JP3 Spannungspegel
CN1 +5V



JP4 Spannungspegel
CN2 +5V

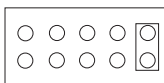


JP5 Spannungspegel
CN3 +5V

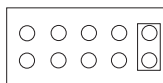
5.6 IOs im Kompatibilitätsmodus

Jeder Connector kann bei Bedarf im Kompatibilitätsmodus betrieben werden. In diesem Modus entspricht die Pinbelegung des Connectors der der Karten WITIO-PCI32_{Standard} und WITIO-PCI64_{Extended}. Dabei sind die ersten 32 IO-Pins als Eingänge konfiguriert und die zweiten 32 IO-Pins als Ausgänge.

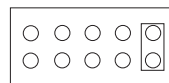
Um den Kompatibilitätsmodus eines Connectors zu verwenden, muss wie folgend dargestellt der Jumper des jeweiligen Jumperblocks gesetzt werden. Die DDIRCNx Register sind im Falle des Kompatibilitätsmodus deaktiviert.



JP3 Kompatibilitätsmodus
CN1



JP4 Kompatibilitätsmodus
CN2



JP5 Kompatibilitätsmodus
CN3

5.7 Portadressen

Offset-Adresse	Register Name	Bit Range	Bits															
			31/15	30/14	29/13	28/12	27/11	26/10	25/9	24/8	23/7	22/6	21/5	20/4	19/3	18/2	17/1	16/0
0x140	DIN0CN1	31:16 15:0	DIN0CN1 <31:16>															
0x144	DIN1CN1	31:16 15:0	DIN1CN1 <31:16>															
0x148	DIN0CN2	31:16 15:0	DIN0CN2 <31:16>															
0x14C	DIN1CN2	31:16 15:0	DIN1CN2 <31:16>															
0x150	DIN0CN3	31:16 15:0	DIN0CN3 <31:16>															
0x154	DIN1CN3	31:16 15:0	DIN1CN3 <31:16>															
0x160	DOUT0CN1	31:16 15:0	DOUT0CN1 <31:16>															
0x164	DOUT1CN1	31:16 15:0	DOUT1CN1 <31:16>															
0x168	DOUT0CN2	31:16 15:0	DOUT0CN2 <31:16>															
0x16C	DOUT1CN2	31:16 15:0	DOUT1CN2 <31:16>															
0x170	DOUT0CN3	31:16 15:0	DOUT0CN3 <31:16>															
0x174	DOUT1CN3	31:16 15:0	DOUT1CN3 <31:16>															

Offset-Adresse	Register Name	Bit Range	Bits															
			31/15	30/14	29/13	28/12	27/11	26/10	25/9	24/8	23/7	22/6	21/5	20/4	19/3	18/2	17/1	16/0
0x180	DDIRC1	31:16	reserviert (*)															
		15:0	reserviert (*)															
0x184	DDIRC2	31:16	reserviert (*)															
		15:0	reserviert (*)															
0x188	DDIRC3	31:16	reserviert (*)															
		15:0	reserviert (*)															
0x190	ENC1	31:16	reserviert (*)															
		15:0	reserviert (*)															
0x194	ENC2	31:16	reserviert (*)															
		15:0	reserviert (*)															
0x198	ENC3	31:16	reserviert (*)															
		15:0	reserviert (*)															

(*) reservierter Bereich ist mit 0 zu belegen

Register DIN0CNx (x = Connector-Nummer):

Bit Range	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R							
	DIN0CNx <31:24> (PD7 : PD0)							
23:16	R							
	DIN0CNx <23:16> (PC7 : PC0)							
15:8	R							
	DIN0CNx <15:8> (PB7 : PB0)							
7:0	R							
	DIN0CNx <7:0> (PA7 : PA0)							

Bit 31 - 24 DIN0CNx <31:24> Port D Eingänge PD7 bis PD0 des Connectors

Bit 23 - 16 DIN0CNx <23:16> Port C Eingänge PC7 bis PC0 des Connectors

Bit 15 - 8 DIN0CNx <15:8> Port B Eingänge PB7 bis PB0 des Connectors

Bit 7 - 0 DIN0CNx <7:0> Port A Eingänge PA7 bis PA0 des Connectors

Register DIN1CNx (x = Connector-Nummer):

Bit Range	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R							
	DIN1CNx <31:24> (PH7 : PH0)							
23:16	R							
	DIN1CNx <23:16> (PG7 : PG0)							
15:8	R							
	DIN1CNx <15:8> (PF7 : PF0)							
7:0	R							
	DIN1CNx <7:0> (PE7 : PE0)							

Bit 31 - 24 DIN1CNx <31:24> Port H Eingänge PH7 bis PH0 des Connectors

Bit 23 - 16 DIN1CNx <23:16> Port G Eingänge PG7 bis PG0 des Connectors

Bit 15 - 8 DIN1CNx <15:8> Port F Eingänge PF7 bis PF0 des Connectors

Bit 7 - 0 DIN1CNx <7:0> Port E Eingänge PE7 bis PE0 des Connectors

Register DOUT0CNx (x = Connector-Nummer):

Bit Range	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R/W							
	DOUT0CNx <31:24> (PD7 : PD0)							
23:16	R/W							
	DOUT0CNx <23:16> (PC7 : PC0)							
15:8	R/W							
	DOUT0CNx <15:8> (PB7 : PB0)							
7:0	R/W							
	DOUT0CNx <7:0> (PA7 : PA0)							

Bit 31 - 24 DOUT0CNx <31:24> Port D Eingänge PD7 bis PD0 des Connectors

Bit 23 - 16 DOUT0CNx <23:16> Port C Eingänge PC7 bis PC0 des Connectors

Bit 15 - 8 DOUT0CNx <15:8> Port B Eingänge PB7 bis PB0 des Connectors

Bit 7 - 0 DOUT0CNx <7:0> Port A Eingänge PA7 bis PA0 des Connectors

Register DOUT1CNx (x = Connector-Nummer):

Bit Range	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	R/W							
	DOUT1CNx <31:24> (PH7 : PH0)							
23:16	R/W							
	DOUT1CNx <23:16> (PG7 : PG0)							
15:8	R/W							
	DOUT1CNx <15:8> (PF7 : PF0)							
7:0	R/W							
	DOUT1CNx <7:0> (PE7 : PE0)							

Bit 31 - 24 DOUT1CNx <31:24> Port H Eingänge PH7 bis PH0 des Connectors

Bit 23 - 16 DOUT1CNx <23:16> Port G Eingänge PG7 bis PG0 des Connector

Bit 15 - 8 DOUT1CNx <15:8> Port F Eingänge PF7 bis PF0 des Connectors

Bit 7 - 0 DOUT1CNx <7:0> Port E Eingänge PE7 bis PE0 des Connectors

Register DDIRCNx (x = Connector-Nummer):

Bit Range	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U reserviert							
23:16	U reserviert							
15:8	U reserviert							
7:0	R/W DDIRCNx <7:0>							

Bit 31 - 8 reserviert (mit dem Wert 0 beschreiben)

Bit 7 - 0 DDIRCNx <7:0> (default = 1)

0 = IO-PIN als Ausgang geschaltet

1 = IO-PIN als Eingang geschaltet

DDIRCNx <0> = Port A, DDIRCNx <1> = Port B,

DDIRCNx <2> = Port C, DDIRCNx <3> = Port D,

DDIRCNx <4> = Port E, DDIRCNx <5> = Port F,

DDIRCNx <6> = Port G, DDIRCNx <7> = Port H

Register DENCNx (x = Connector-Nummer):

Bit Range	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U reserviert							
23:16	U reserviert							
15:8	U reserviert							
7:0	U reserviert				R/W DENCNx <3:0>			

Bit 31 - 4 reserviert (mit dem Wert 0 beschreiben)

Bit 3 - 0 DENCNx <3:0> (default = 0)

0 = Portpaar aktivieren

1 = Portpaar deaktivieren

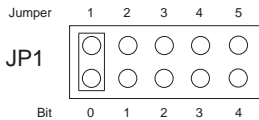
DENCNx <0> = Port A + Port B

DENCNx <1> = Port C + Port D

DENCNx <2> = Port E + Port F

DENCNx <3> = Port G + Port H

6. Board-Identifikation



Die Board-Identifikation dient zur Unterscheidung mehrerer PC-Karten gleichen Typs im Computer. Sie erfolgt durch einen Jumperblock, welcher per Software gelesen werden kann.

Die zu lesende Board-Identifikation besteht aus einem Byte (8 Bit) und ist wie folgt aufgebaut:

Bit	7	6	5	4	3	2	1	0
Jumper				5	4	3	2	1
Board ID Register	0	0	0	x	x	x	x	x

„x“ entspricht „1“, wenn der Jumper gesetzt ist, sonst „0“

Mittels des Lesebefehls kann die Jumperstellung des Jumperblocks JP1 ausgelesen werden. Die nicht benutzten Bits sind grundsätzlich „0“, ein gesetzter Jumper wird als „1“ gelesen.

Z.B.



Ergebnis des Lesebefehls: \$05

7. Programmierung unter Windows[®]

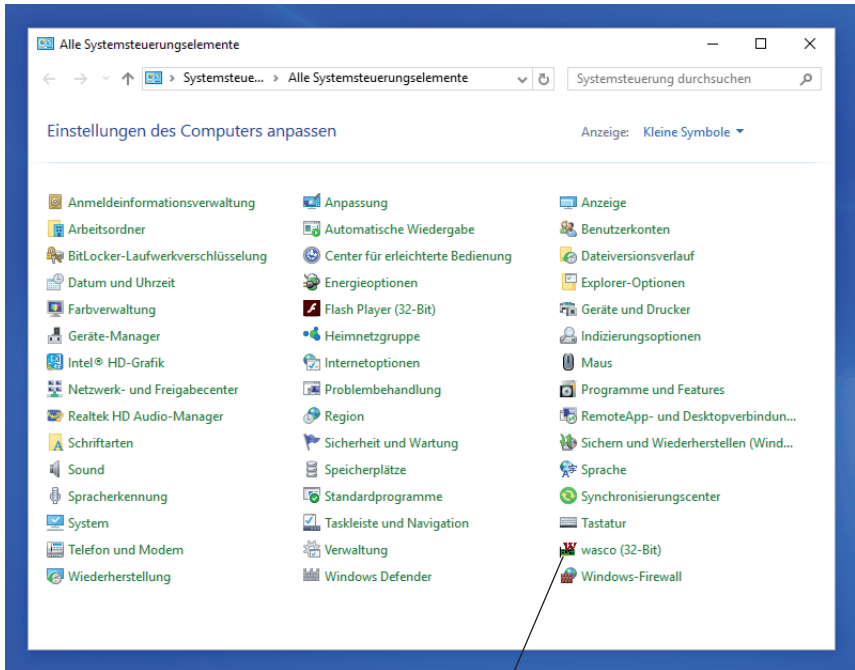
7.1 Installation des Windows[®] Treibers

Für die Anwendung der Karte unter Windows[®] ist es notwendig, einen speziellen Treiber zu installieren, der den Zugriff auf die Karte ermöglicht. Unter Windows[®] 10, 8 und 7 meldet das Betriebssystem selbständig nach dem Einschalten des PCs, dass eine neue Hardware-Komponente gefunden wurde. In diesem Fall legen Sie den Datenträger ein und weisen das System an, von diesem die Treiber-Dateien zu installieren. Sollte sich das Betriebssystem nicht melden, kann der Treiber auch im Gerätemanager installiert werden.

7.2 Installation der Windows[®] Entwicklungsdateien

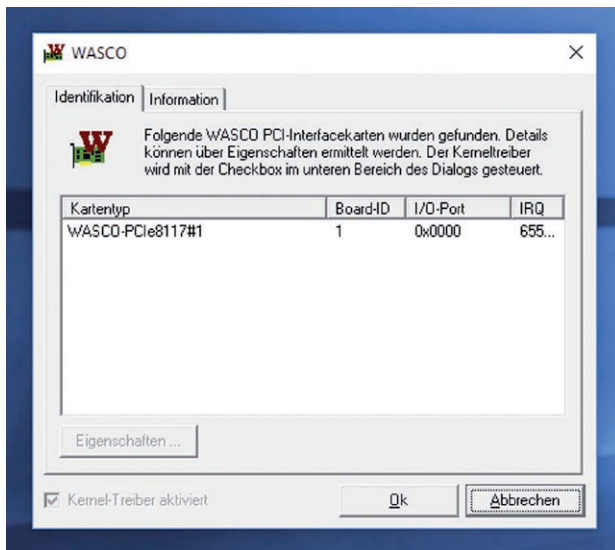
Zur Installation der Windows[®] Entwicklungsdateien führen Sie bitte die Datei "Setup.exe" im Ordner Treiber auf der mitgelieferten CD aus und folgen Sie den Installationsanweisungen.





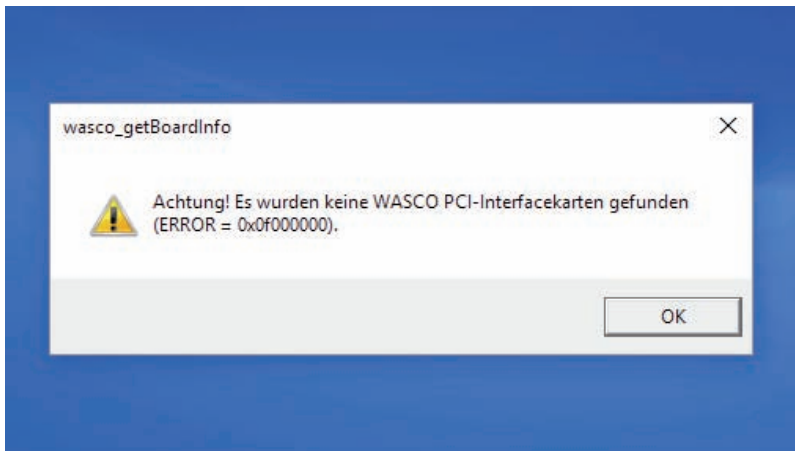
Wurden die Treiber- und Entwicklungsdateien vollständig installiert, finden Sie in der Systemsteuerung Ihres Rechners ein Icon zur Lokalisierung aller im System vorhandenen **wasco®** PCI- und PCIe-Karten.

Starten Sie die Kartenabfrage durch einen Doppelklick auf das "wasco®"-Icon. Folgendes Fenster erscheint: (Als Beispiel wurde hier eine WASCO-PCIe8117 verwendet)



Wurde Ihre Karte im System erkannt, wird der Boardname WASCO-PCIe8182, Board-ID, I/O-Adresse sowie die mögliche Interruptnummer für die jeweilige Karte in diesem Fenster angezeigt. Des Weiteren kann über den Reiter "Information" die Treiber-Version sowie der Standort der Treiberdatei abgefragt werden.

Wurde Ihre Karte im System nicht erkannt, wird folgende Fehlermeldung angezeigt:



Informieren Sie sich im Kapitel Fehlersuche über die möglichen Ursachen!

7.3 Programmierung der WITIO-PCIe192 mit **wasco**[®]-Treiber

Nach Installation der Entwicklungsdateien von Kithara mittels des Setup-Programms befinden sich in dem Ordner `.../wasco/` die entsprechenden Entwicklungsdateien sowie die Beispielprogramme. Weitere Beispielprogramme, speziell für den Zugriff auf die WITIO-PCIe192, befinden sich auf der beiliegenden CD sowie auf unserer Homepage.

Die Programmierung der Hardwarekomponenten der WITIO-PCIe192 erfolgt durch den Zugriff auf Memory Mapped I/O-Adressen, die sich abhängig von der vom BIOS des Systems für die WITIO-PCIe192 vergebenen Basisadresse ergeben. Eine genauere Beschreibung zur Programmierung befindet sich in der Treiberdokumentation.

7.4 Zugriff auf die Karte WITIO-PCle192

Der Zugriff auf die WITIO-PCle192^{Standard} erfolgt ausschließlich über den Boardnamen (Kartentyp) WASCO-PCle8182

7.5 Zuordnung der Memory Mapped I/O-Adressen

Die Memory Mapped I/O-Adressen der einzelnen Hardware-Komponenten ergeben sich abhängig von der Basisadresse wie wie folgend anhand einiger Beispiele gezeigt:

Port/Register	BA + Offset	RD/WR
erste 32 Eingänge von CN1 lesen (PD7..PD0, PC7..PC0, PB7..PB0, PA7..PA0)	BA + \$140	RD
zweite 32 Eingänge von CN1 lesen (PH7..PH0, PG7..PG0, PF7.F0, PE7..PE0)	BA + \$144	RD
erste 32 Ausgänge von CN1 lesen/schreiben (PD7..PD0, PC7..PC0, PB7..PB0, PA7..PA0)	BA + \$160	RD/WR
zweite 32 Ausgänge von CN1 lesen/schreiben (PH7..PH0, PG7..PG0, PF7.F0, PE7..PE0)	BA + \$164	RD/WR
Board Identifikation	BA+ \$3E0	RD

7.6 Kompatibilität zur WITIO-PCI32^{Standard} und WITIO-PCI64^{Extended}

Bei der Entwicklung der WITIO-PCIe192^{Standard} wurde für einen möglichst einfachen Umstieg von der WITIO-PCI32^{Standard} und WITIO-PCI64^{Extended} speziell darauf geachtet, dass die Pinbelegung der Stecker CN1, CN2 und CN3 nach Bedarf mit denen der beiden PCI-Karten übereinstimmt. Für einen einfacheren Umstieg muss der Kompatibilitäts-Jumper des jeweiligen Connectors gesetzt werden (siehe Kapitel 5.6). Damit werden die ersten 32 IOs des Connectors als Eingänge und die zweiten 32 IOs als Ausgänge definiert. Das Direction-Register hat in diesem Modus keine Auswirkung auf die Richtung der IOs.

Was hat sich geändert bzw. was muss für die PCIe-Karte geändert werden:

1. Der Board-Name ist „WASCO-PCIe8182“
2. Die Funktionen zum Zugriff auf die Portadressen sind für die PCIe-Karte „wasco_outputPCIEd“ und „wasco_inputPCIEd“
3. Die Offsets für den Zugriff auf die Memory Mapped I/O-Adressen haben sich geändert.

TTL-EingangsportA (DIN00...31)	BA + \$140 (CN1)
	BA + \$148 (CN2)
	BA + \$150 (CN3)
TTL-AusgangsportB (DOUT00...31)	BA + \$164 (CN1)
	BA + \$160 (CN2)
	BA + \$174 (CN3)

(Die Konstanten sind unabgeändert nur für die PCI-Karten verwendbar).

4. Über eine zusätzliche Adresse kann die Einstellung des Jumperblocks JP1 abgefragt werden. Dieser kann zum Beispiel für die Identifikation der WITIO-PCIe192^{STANDARD} bei der Nutzung von mehreren Karten im PC genutzt werden.

8. Programmierung unter Linux[®]

Für die Anwendung der Karte unter Linux[®] wird auf der mitgelieferten CD oder auf unserer Webseite ein Linux wasco[®]-Treiber zur Verfügung gestellt. Dieser liegt in Code-Form vor und kann daher auch jederzeit vom Kunden geändert und angepasst werden.

8.1 Installation des Linux[®] Treibers

Unter Linux[®] ist es für den Zugriff auf die Karte notwendig, einen speziellen Treiber zu installieren, der den Zugriff auf die Karte ermöglicht. Dafür legen Sie den Datenträger ein und kopieren den Ordner des Linux-Treibers auf ihr System. Zur Installation folgen Sie den Angaben im readme-File.

8.2 Unterstützte Linux-Distributionen/Kernelversionen

Der wasco[®]-Treiber wurde in folgenden Umgebungen getestet:

Ubuntu[®] 18.04.4 LTS (Kernel: 5.3.0)

8.3 Programmierung der WITIO-PCIe192 mit wasco[®]-Treiber

Die Programmierung der Hardwarekomponenten der WITIO-PCIe192 erfolgt durch den Zugriff auf Memory Mapped I/O-Adressen, die sich abhängig von der vom BIOS des Systems für die WITIO-PCIe192 vergebenen Basisadresse ergeben.

Der Zugriff findet über die Funktionen pread und pwrite statt. Dabei werden unter der Programmiersprache C und C/C++ keine weiteren externen Libraries benötigt. Beispiele für den genauen Zugriff auf die WITIO-PCIe192 befinden sich auf der beiliegenden CD sowie auf unserer Homepage.

8.4 Zugriff auf die Karte WITIO-PCle192

Der Zugriff auf die WITIO-PCle192^{Standard} erfolgt ausschließlich über den Boardnamen (Kartentyp) WASCO-PCle8182

8.5 Zuordnung der Memory Mapped I/O-Adressen

Die Memory Mapped I/O-Adressen der einzelnen Hardware-Komponenten ergeben sich abhängig von der Basisadresse wie folgt:

32-Bit-Modus

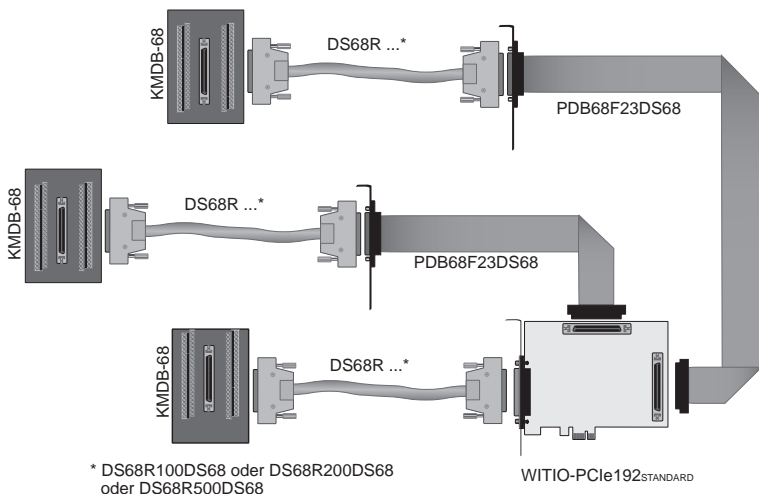
Port/Register	BA + Offset	RD/WR
erste 32 Eingänge von CN1 lesen (PD7..PD0, PC7..PC0, PB7..PB0, PA7..PA0)	BA + \$140	RD
zweite 32 Eingänge von CN1 lesen (PH7..PH0, PG7..PG0, PF7.F0, PE7..PE0)	BA + \$144	RD
erste 32 Ausgänge von CN1 lesen/schreiben (PD7..PD0, PC7..PC0, PB7..PB0, PA7..PA0)	BA + \$160	RD/WR
zweite 32 Ausgänge von CN1 lesen/schreiben (PH7..PH0, PG7..PG0, PF7.F0, PE7..PE0)	BA + \$164	RD/WR
Board Identifikation	BA+ \$3E0	RD

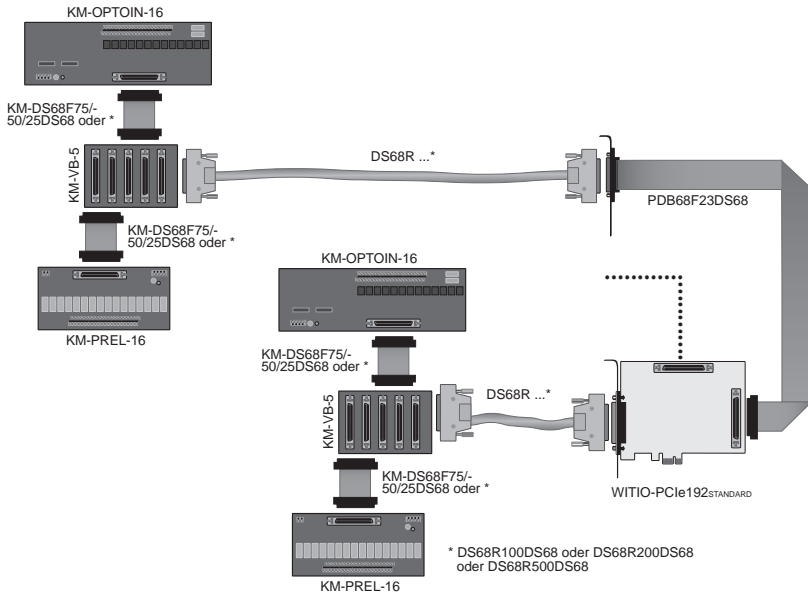
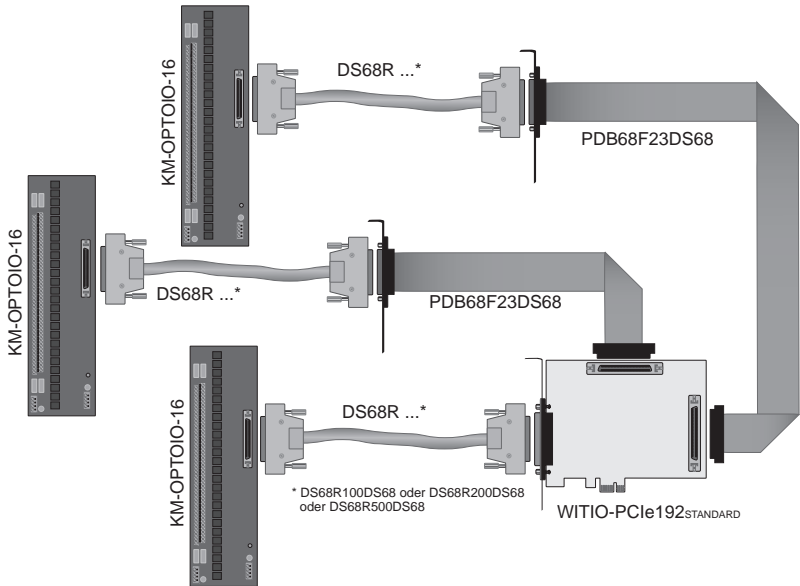
9. Zubehör

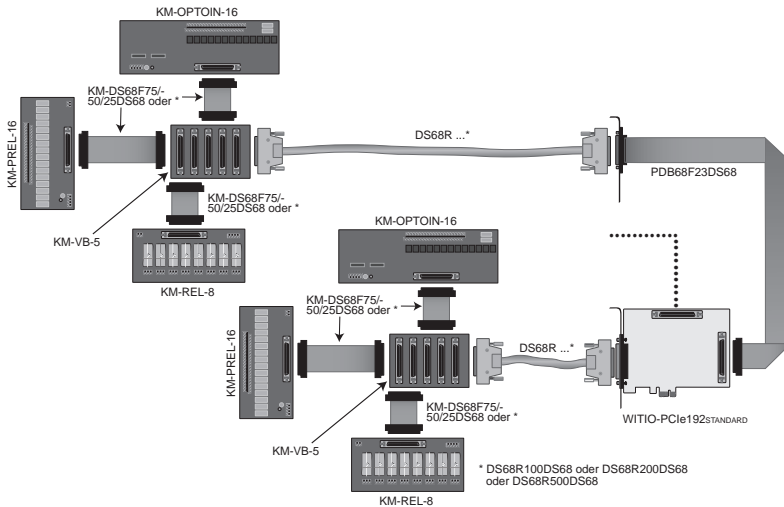
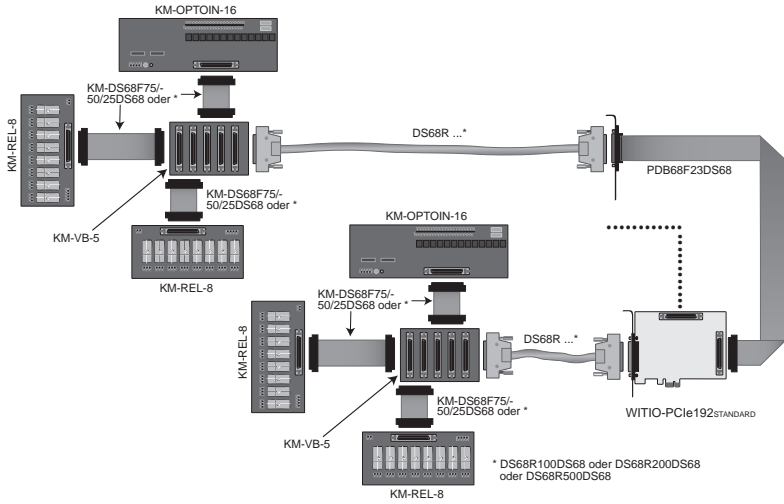
9.1 Passendes **wasco**[®]-Zubehör

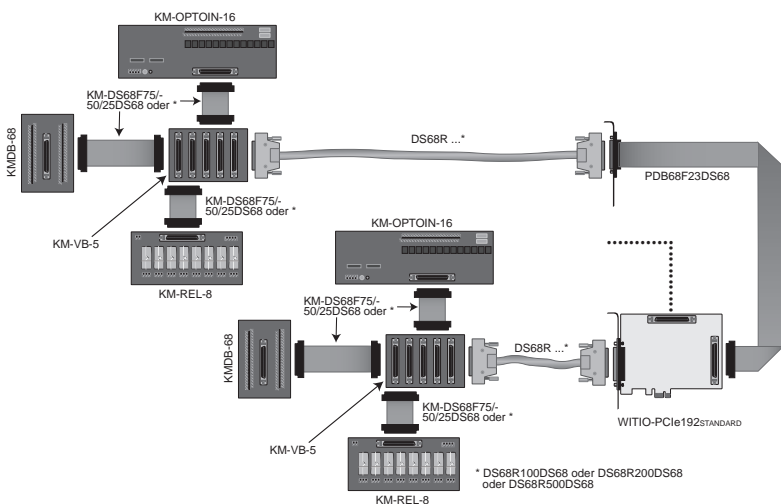
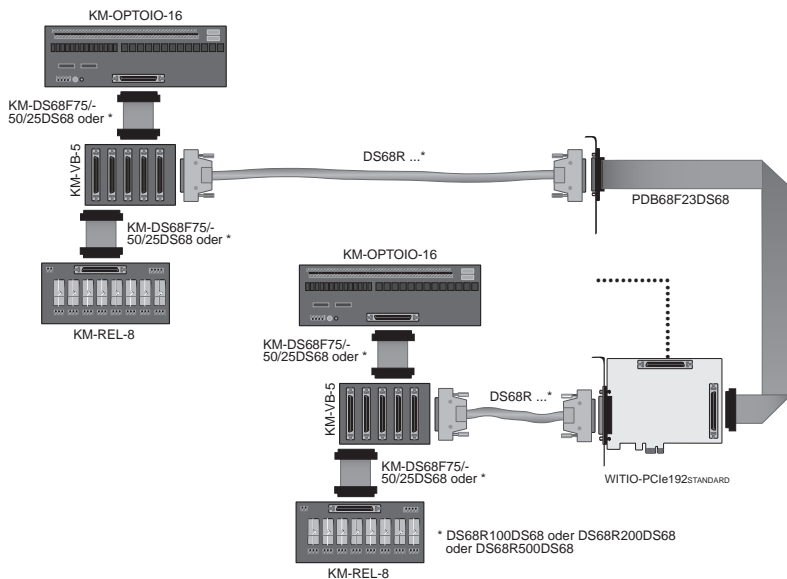
Anschlusssteile	EDV-Nr.
PDB68F23DS68 Steckerverlegungsset	A-498500
DS68R200DS68 Verbindungsleitung	A-492400
DS68R500DS68 Verbindungsleitung	A-492800
KMDB-68 Klemm-Modul	A-494800
KM-OPTOIN-32 Optokoppler-Modul	A-483600
KM-OPTOOUT-32 Optokoppler-Modul	A-484600
KM-PREL-16 Relais-Modul	A-485400
KM-REL-8 Relais-Modul	A-486200
KM-VB-5 Verbindungs-Modul	A-488200

9.2 Anschlussstechnik (Anwendungsbeispiele)









9.3 Einzelkomponenten zur Eigenkonfektionierung

Anschlusssteile	EDV-Nr.
SCSI-II Stecker 68pol. für Flachbandleitung	A-553200
SCSI-II Buchse 68pol. für Flachbandleitung	A-557200
SCSI-II Stecker 68pol. für Lötanschluss	A-555340
Slotblech mit Ausschnitt für 68pol. Stecker/Buchse	A-577800
Flachbandleitung 68pol.	A-572800

10. Fehlersuche

Nachfolgend finden Sie eine kurze Zusammenstellung der häufigsten bekannten Fehlerursachen, die während der Inbetriebnahme oder während der Arbeit mit der WITIO-PCIe192 auftauchen können.

Prüfen Sie bitte zunächst folgende Punkte, bevor Sie mit Ihrem Händler Kontakt aufnehmen.

1. Sitzt die WITIO-PCIe192 richtig in der Steckverbindung?
2. Sind alle Kabelverbindungen in Ordnung?
3. Wurde die Karte im System richtig erkannt?
Prüfen Sie hierzu alle Einstellungen in Ihrem Rechner oder wenden Sie sich an Ihren Systemadministrator.
(Da es sich hierbei um Einstellungen im BIOS des Rechners handelt, können wir hier nicht näher darauf eingehen und verweisen hierzu auf Ihr Systemhandbuch)!
4. Wurde die neueste Treiberversion des **wasco**[®] Treibers installiert?
Updates finden Sie unter: <http://www.messcomp.com>

11. Technische Daten

Ein- /Ausgänge

Kanäle: 192

Ausgangspegel 3.3V/5V, durch Jumper einstellbar

Ausgangsstrom: 5 mA pro Kanal

In 8-Bit-Gruppen als Ein- oder Ausgänge programmierbar

Anschlussstecker

3 * 68polige SCSI-Buchse

Bussystem

32 Bit PCIe-Bus

(Interner Datenzugriff 32Bit)

Abmessungen

137 mm x 111 mm (l x h)

Sonstiges

Sicherung und Kontroll-LEDs für Spannungsversorgung

12. Produkthaftungsgesetz

Hinweise zur Produkthaftung

Das Produkthaftungsgesetz (ProdHaftG) regelt die Haftung des Herstellers für Schäden, die durch Fehler eines Produktes verursacht werden.

Die Verpflichtung zu Schadenersatz kann schon gegeben sein, wenn ein Produkt aufgrund der Form der Darbietung bei einem nichtgewerblichen Endverbraucher eine tatsächlich nicht vorhandene Vorstellung über die Sicherheit des Produktes erweckt, aber auch wenn damit zu rechnen ist, dass der Endverbraucher nicht die erforderlichen Vorschriften über die Sicherheit beachtet, die beim Umgang mit diesem Produkt einzuhalten wären.

Es muss daher stets nachweisbar sein, dass der nichtgewerbliche Endverbraucher mit den Sicherheitsregeln vertraut gemacht wurde.

Bitte weisen Sie daher im Interesse der Sicherheit Ihre nichtgewerblichen Abnehmer stets auf Folgendes hin:

Sicherheitsvorschriften

Beim Umgang mit Produkten, die mit elektrischer Spannung in Berührung kommen, müssen die gültigen VDE-Vorschriften beachtet werden.

Besonders sei auf folgende Vorschriften hingewiesen:

VDE0100; VDE0550/0551; VDE0700; VDE0711; VDE0860.

Sie erhalten VDE-Vorschriften beim vde-Verlag GmbH, Bismarckstraße 33, 10625 Berlin.

- * Vor Öffnen eines Gerätes den Netzstecker ziehen oder sicherstellen, dass das Gerät stromlos ist.
- * Bauteile, Baugruppen oder Geräte dürfen nur in Betrieb genommen werden, wenn sie vorher in ein berührungssicheres Gehäuse eingebaut wurden. Während des Einbaus müssen sie stromlos sein.
- * Werkzeuge dürfen an Geräten, Bauteilen oder Baugruppen nur benutzt werden, wenn sichergestellt ist, dass die Geräte von der Versorgungsspannung getrennt sind und elektrische Ladungen, die in im Gerät befindlichen Bauteilen gespeichert sind, vorher entladen wurden.
- * Spannungsführende Kabel oder Leitungen, mit denen das Gerät, das Bauteil oder die Baugruppe verbunden sind, müssen stets auf Isolationsfehler oder Bruchstellen untersucht werden. Bei Feststellen eines Fehlers in der Zuleitung muss das Gerät unverzüglich aus dem Betrieb genommen werden, bis die defekte Leitung ausgewechselt worden ist.
- * Bei Einsatz von Bauelementen oder Baugruppen muss stets auf die strikte Einhaltung der in der zugehörigen Beschreibung genannten Kenndaten für elektrische Größen hingewiesen werden.
- * Wenn aus den vorgelegten Beschreibungen für den nichtgewerblichen Endverbraucher nicht eindeutig hervorgeht, welche elektrischen Kennwerte für ein Bauteil gelten, so muss stets ein Fachmann um Auskunft ersucht werden.

Im Übrigen unterliegt die Einhaltung von Bau und Sicherheitsvorschriften aller Art (VDE, TÜV, Berufsgenossenschaften usw.) dem Anwender/Käufer.

13. EG-Konformitätserklärung

Für das folgende mit CE-Kennzeichen gekennzeichnete Erzeugnis

WITIO-PCIe192^{STANDARD}
EDV-Nummer A-864600

wird hiermit bestätigt, dass es den Anforderungen der betreffenden EMC-Richtlinien 2014/30/EU entspricht. Bei Nichteinhaltung der im Handbuch angegebenen Vorschriften zum bestimmungsgemäßen Betrieb des Produktes verliert diese Erklärung Ihre Gültigkeit.

Folgende Normen wurden berücksichtigt:

EN 55011: 2009 + A1. 2010 (Group 1, Class A)

EN 55022: 2010 / AC: 2011

EN 55024: 2010

EN 61000-6-4: 2007 + A1: 2011

EN 61000-6-2: 2005 / AC: 2005

(EN 6100-4-2: 2008; EN 6100-4-3: 2006 + A1: 2007 + A2; EN 6100-4-4: 2012;
EN 6100-4-5: 2014; EN 6100-4-6: 2013; EN 6100-4-8: 2009; EN 6100-4-11: 2004)

Diese Erklärung wird verantwortlich für den Hersteller

Messcomp Datentechnik GmbH
Neudecker Str. 11
83512 Wasserburg

abgegeben durch

Dipl.Ing.(FH) Hans Schnellhammer

Wasserburg, 26.09.2018



Referenzsystem-Bestimmungsgemäßer Betrieb

Die PC-Erweiterungskarte ist ein nicht selbständig betreibbares Gerät, dessen CE-Konformität nur bei gleichzeitiger Verwendung von zusätzlichen Computerkomponenten beurteilt werden kann. Die Angaben zur CE-Konformität beziehen sich deshalb ausschließlich auf den bestimmungsgemäßen Einsatz der PC-Erweiterungskarte in folgendem Referenzsystem:

Schaltschrank:	Vero IMRAK 3400	804-530061C 802-563424J 802-561589J
19" Gehäuse:	Vero PC-Gehäuse	145-010108L
19" Gehäuse:	Zusatzelektronik	519-112111C
Motherboard:	ASUS P5G41-M LE	
Schnittstellen:	WITIO-PCIe192 _{STANDARD}	A-864600